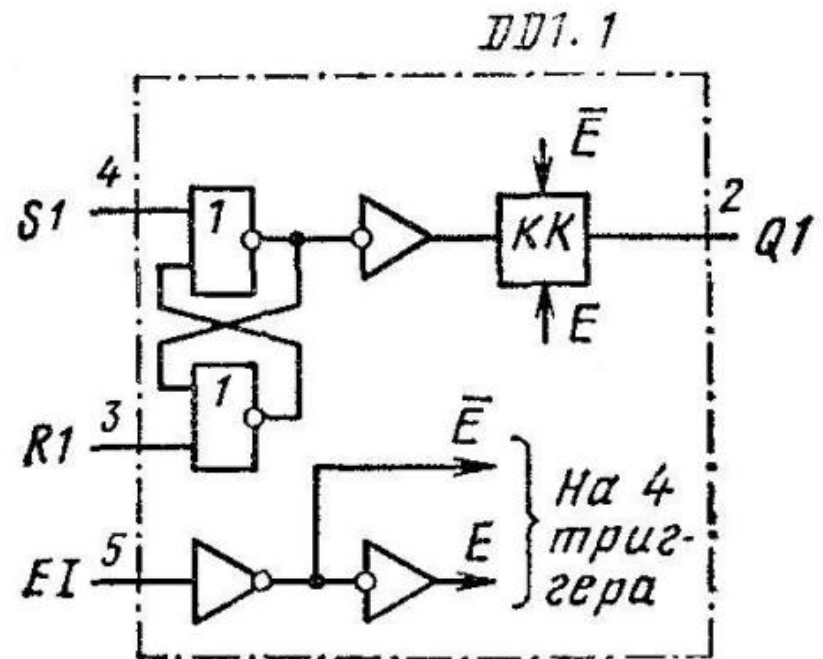
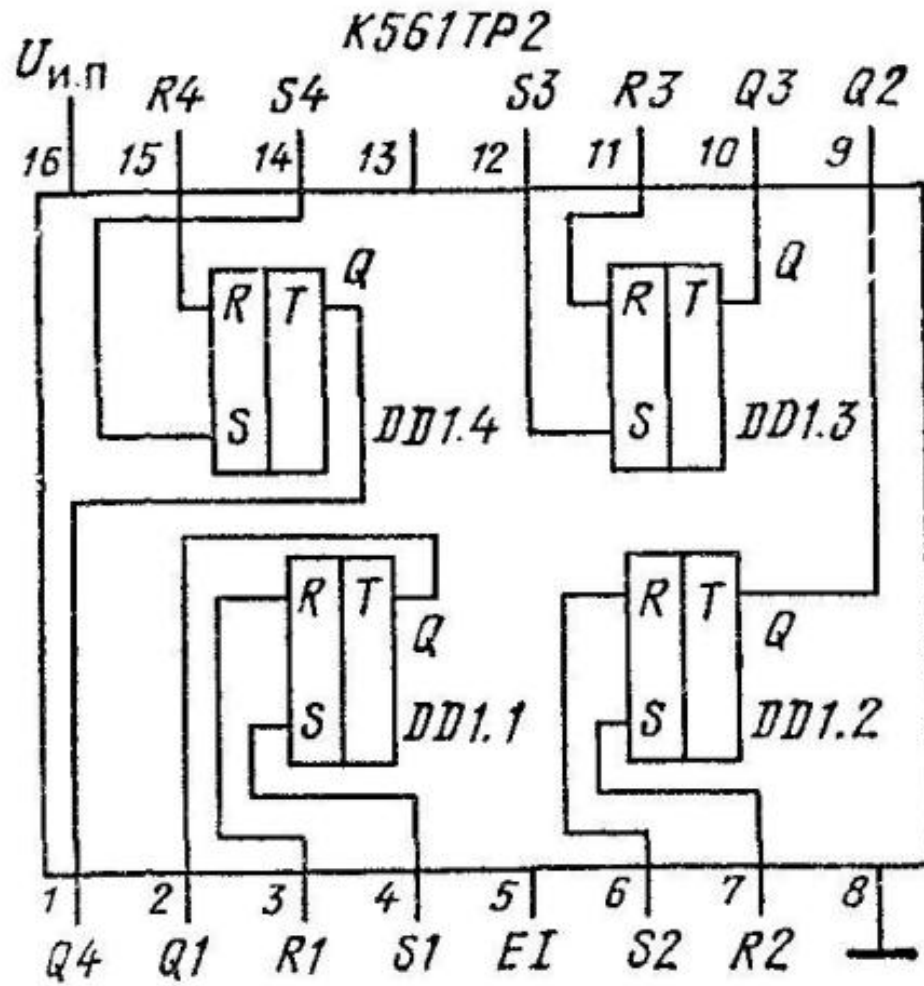
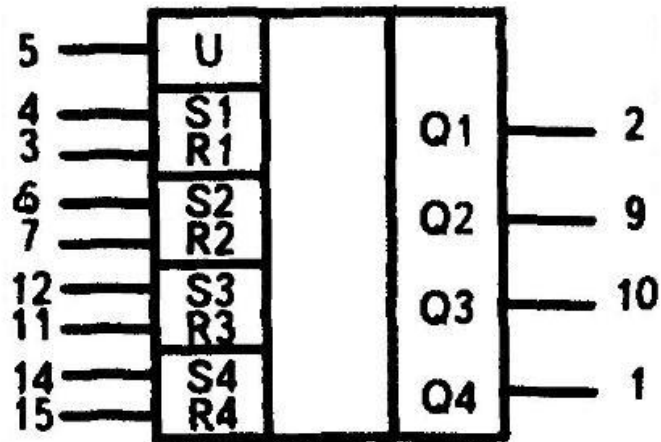
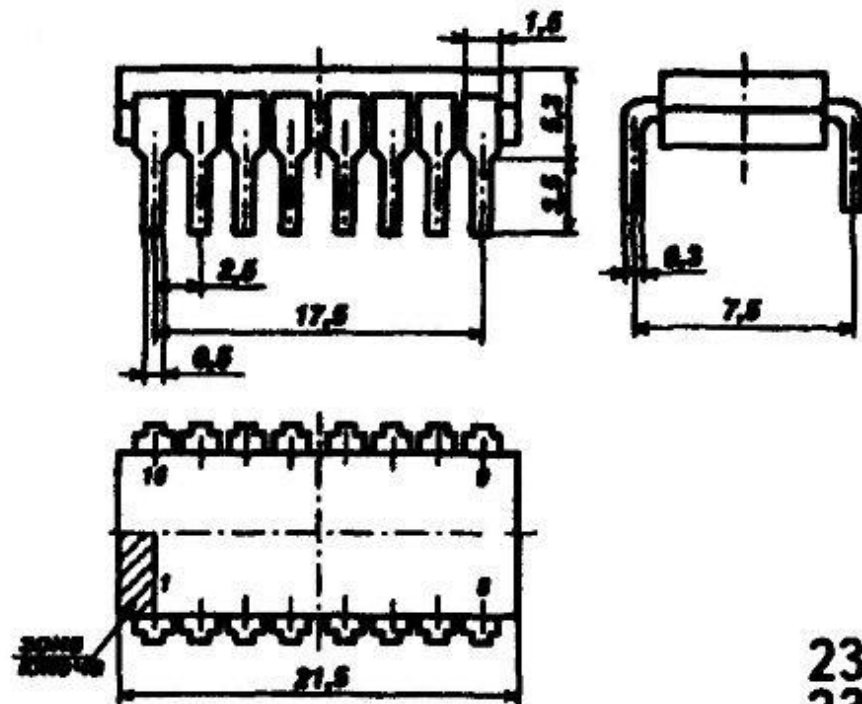


K561TP2





1,2,9,10 - выходы
 3-7,11,12,14,15 - входы
 13 - свободный
 8 - общий
 16 - питание



238.16-1
 238.16-2

Микросхема **K561TP2** содержит четыре RS-триггера, что удобно для накопления 4-разрядных двоичных слов. Выходы каждой защелки имеют третье Z-состояние. Сигнал разрешения — общий для четверки триггеров подается на вход EI. Если на этом входе нулевой уровень, то выходы размыкаются (переходят в Z-состояние).

Каждый триггер состоит из RS-защелки (два инвертора ИЛИ), инвертора и ключа коммутации КК, который управляется от шин E и E, объединяющих все четыре канала. Триггер имеет два входа данных R и S. Все состояния триггерного канала сведены в таблицу. Низкие уровни на входах S и R не меняют состояние выхода Q. Если S = 1 и R = 1, триггер эту информацию не защелкивает, но на выходе Q транслируется сигнал S = 1 (пока он присутствует). Время перехода к состоянию Z не более 100 нс.

Зарубежным аналогом микросхемы K561TP2 является микросхема **CD4043A**.

K561TP2 - технические данные	
Тип выхода	TC
Напряжение питания	3...15 В
Ток потребления	0,14 мА
Время задержки распространения	560 нс
Выходной ток низкого уровня	0,12 мА
Температура окружающей среды	-45...+85°C

Состояние JK-триггера K561TB1							
t_n						t_{n+1}	
C	J	K	S	R	Q	Q	Q
┌	1	X	0	0	0	1	0
┌	X	0	0	0	1	1	0
┌	0	X	0	0	0	0	1
┌	X	1	0	0	1	0	1
┌	X	X	0	0	X	Нет изменений	
X	X	X	1	0	X	1	0
X	X	X	0	1	X	0	1
X	X	X	1	1	X	1	0

